

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of:

FURUKAWA, et al.

Group Art Unit: Unknown

Application No.: Unknown

Examiner: Unknown

Filed: July 9, 2003

Attorney Dkt. No.: 108066-00087

For: SURFACE-MOUNTED ELECTRONIC COMPONENT MODULE AND METHOD
FOR MANUFACTURING THE SAME

CLAIM FOR PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Date: July 9, 2003

Sir:

The benefit of the filing date(s) of the following prior foreign application(s) in the following foreign country is hereby requested for the above-identified patent application and the priority provided in 35 U.S.C. §119 is hereby claimed:

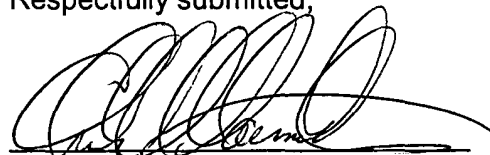
Foreign Application No. 2002-251257, filed August 29, 2002, in Japan.

In support of this claim, certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. §119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of these/this document.

Please charge any fee deficiency or credit any overpayment with respect to this paper to Deposit Account No. 01-2300.

Respectfully submitted,



Charles M. Marmelstein
Registration No. 25,895

Customer No. 004372
ARENT FOX KINTNER PLOTKIN & KAHN, PLLC
1050 Connecticut Avenue, N.W.,
Suite 400
Washington, D.C. 20036-5339
Tel: (202) 857-6000
Fax: (202) 638-4810
CMM/cam

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 8月29日

出 願 番 号

Application Number:

特願2002-251257

[ST.10/C]:

[JP2002-251257]

出 願 人

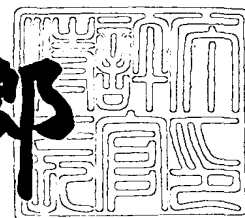
Applicant(s):

富士通メディアデバイス株式会社

2003年 3月11日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3015450

【書類名】 特許願

【整理番号】 02071601

【提出日】 平成14年 8月29日

【あて先】 特許庁長官 殿

【国際特許分類】 H03H 9/10
H03J 5/10
H03H 9/64

【発明の名称】 表面実装型電子部品モジュールおよびその製造方法

【請求項の数】 7

【発明者】

【住所又は居所】 長野県須坂市大字小山4 6 0 番地 富士通メディアデバイス株式会社内

【氏名】 古川 修

【発明者】

【住所又は居所】 長野県須坂市大字小山4 6 0 番地 富士通メディアデバイス株式会社内

【氏名】 村田 俊彦

【発明者】

【住所又は居所】 長野県須坂市大字小山4 6 0 番地 富士通メディアデバイス株式会社内

【氏名】 伊形 理

【特許出願人】

【識別番号】 398067270

【氏名又は名称】 富士通メディアデバイス株式会社

【代理人】

【識別番号】 100094514

【弁理士】

【氏名又は名称】 林 恒徳

【選任した代理人】

【識別番号】 100094525

【弁理士】

【氏名又は名称】 土井 健二

【手数料の表示】

【予納台帳番号】 030708

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0004142

【プルーフの要否】 要

【書類名】明細書

【発明の名称】表面実装型電子部品モジュールおよびその製造方法

【特許請求の範囲】

【請求項 1】

一面側に配線パターンが、他の面側に外部接続端子が形成され、前記配線パターンと前記外部接続端子とがビアホール若しくはスルーホールにより接続されている配線基板と、

前記配線基板の一面側に搭載された複数の電子部品素子と、

前記複数の電子部品素子を覆う前記配線基板上に形成された外装樹脂層とを有し、

前記複数の電子部品素子の少なくとも一つが、フェースアップの状態の前記配線基板の一面側に固着され、前記フェースアップの状態に固着されている電子部品素子の接続端子と前記配線パターンもしくは、他の電子部品素子の接続端子とがワイヤにより接続されている

ことを特徴とする表面実装型電子部品モジュール。

【請求項 2】請求項 1 において、

前記フェースアップの状態に固着されている電子部品素子の接続端子と前記配線パターンもしくは、他の電子部品素子の接続端子とを接続するワイヤボンディングの少なくとも一つが回路要素として所定のインダクタンスを有することを特徴とする表面実装型電子部品モジュール。

【請求項 3】請求項 1 または 2 において、

前記配線基板の一面側に固着される電子部品素子は、前記配線基板と導電性ペーストからなる接着剤により固着されていることを特徴とする表面実装型電子部品モジュール。

【請求項 4】

一面側に配線パターンが、他の面側に外部接続端子が形成され、前記配線パターンと前記外部接続端子とがビアホール若しくはスルーホールにより接続されている配線基板と、

前記配線基板の一面側に搭載された、無線周波数の送受信信号の開閉を切替え

るスイッチと前記スイッチの切替えを制御するデコーダ回路をそれぞれ構成する半導体チップと、前記スイッチに接続される弾性表面波フィルタと、

前記半導体チップ及び弾性表面波フィルタを覆う前記配線基板上に形成された外装樹脂層とを有し、

前記半導体チップ及び弾性表面波フィルタの少なくとも一方が、フェースアップの状態の前記配線基板の一面側に固着され、前記フェースアップの状態に固着されている半導体チップ及び弾性表面波フィルタの少なくとも一方の接続端子と前記配線パターンもしくは、他方の接続端子とがワイヤボンディングにより接続されている表面実装型電子部品モジュール。

【請求項 5】 請求項 4 において、

前記ワイヤボンディングにより接続される接続端子は、信号端子であって、

前記ワイヤボンディングが回路要素として所定のインダクタンスを有することを特徴とする表面実装型電子部品モジュール。

【請求項 6】

前記配線基板の一面側に固着される半導体チップ及び弾性表面波フィルタの少なくとも一方は、前記配線基板と導電性ペーストからなる接着剤により固着されていることを特徴とする表面実装型電子部品モジュール。

【請求項 7】

一方の面に配線パターンが形成され他の面に外部接続用端子が形成されビアホールまたはスルーホールにより一方の面の前記配線パターンと他の面の前記外部接続用端子とが接続された配線基板を準備する工程と、

接続用端子が少なくとも同一面上にある半導体チップを準備する工程と、

接続用端子が少なくとも同一面上にあり、かつトランスデューサ形成部直上に存在する空隙部が閉空間を成している弾性表面波フィルタを準備する工程と、

前記配線基板の配線パターン面に前記半導体チップおよび弾性表面波フィルタの両方もしくは少なくとも一方を接続端子が配線基板の配線パターン面と対向しないように固着する工程と、

前記半導体チップの接続用端子と配線基板の配線パターン、前記弾性表面波フィルタの接続用端子と配線基板の配線パターン、前記半導体チップの接続用端子

と前記弾性表面波フィルタの接続用端子、のうちの少なくとも一箇所以上をワイヤ接続する工程と、

前記配線基板に固着された半導体チップと弾性表面波フィルタを覆うように外装樹脂を被覆する工程とを含むことを特徴とする表面実装型電子部品モジュールの製造方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は表面実装型電子部品モジュール及び、その製造方法に関する。特に、携帯電話等の無線機器のフロントエンド部に適した表面実装型電子部品モジュールに関する。

【 0 0 0 2 】

【従来の技術】

移動体通信用の携帯電話等は、小型化・軽量化が進んでいる。このため、搭載される電子部品にも小型化、低背化、軽量化が要求されている。かかる要求に対して電子部品素子を配線基板にフリップチップ接続し、実装面積を低減する方法が周知である（例えば、特許文献 1 の図 8 参照）。

【 0 0 0 3 】

【特許文献 1】特開 2 0 0 2 - 1 1 8 4 8 7

しかし、配線基板へのフリップチップ接続のみによる実装では、特に高周波回路構成上必要とするインダクタンスの値がとれないという問題点がある。

【 0 0 0 4 】

この場合、インダクタやキャパシタなどのチップ部品を新たに配線基板上に搭載するか、あるいは、配線基板として、例えば積層セラミック、低温焼成型の積層セラミック等のキャパシタやインダクタを内蔵した基板を用い、その上に半導体部品や弾性表面波フィルタ等の電子部品素子を実装する形態が知られている（特許文献 2 参照）。

【 0 0 0 5 】

【特許文献 2】特開 2 0 0 1 - 2 1 1 0 9 7

しかし、前者の構成では、実装面積を低減するという要求に反することになる。そして、後者の場合は、上記のように積層セラミック基板等を用いる必要がある。

【 0 0 0 6 】

このことは、配線基板の厚みが厚くなり、更に配線基板自体の重量増加という弊害を引き起こす。

【 0 0 0 7 】

一方、電子部品素子を搭載する配線基板には、配線パターンが形成され、これに対応して電子部品素子の搭載位置が設定される。かかる場合、配線基板上での電子部品素子の搭載位置が固定され、装置設計上自由度が低くなるという問題がある。

【 0 0 0 8 】

【発明が解決しようとする課題】

従って、本発明の目的は、上記の点を考慮して、必要なインダクタンス素子を備えた小型化、低背化、軽量化可能であり、且つ電子部品素子の配線基板上への搭載位置の自由度を高めた表面実装型の電子部品モジュールとその製造方法を提供することにある。

【 0 0 0 9 】

【課題を解決するための手段】

上記の本発明の課題を達成する本発明の表面実装型の電子部品モジュールの第 1 の態様は、一面側に配線パターンが、他の面側に外部接続端子が形成され、前記配線パターンと前記外部接続端子とがビアホール若しくはスルーホールにより接続されている配線基板と、前記配線基板の一面側に搭載された複数の電子部品素子と、前記複数の電子部品素子を覆う前記配線基板上に形成された外装樹脂層とを有し、前記複数の電子部品素子の少なくとも一つが、フェースアップの状態の前記配線基板の一面側に固着され、前記フェースアップの状態に固着されている電子部品素子の接続端子と前記配線パターンもしくは、他の電子部品素子の接続端子とがワイヤにより接続されていることを特徴とする。

【 0 0 1 0 】

上記の本発明の課題を達成する本発明の表面実装型の電子部品モジュールの第2の態様は、第1の態様において、前記フェースアップの状態で固着されている電子部品素子の接続端子と前記配線パターンもしくは、他の電子部品素子の接続端子とを接続するワイヤの少なくとも一つが回路要素として所定のインダクタンスを有することを特徴とする。

【 0 0 1 1 】

さらに、上記の本発明の課題を達成する本発明の表面実装型の電子部品モジュールの第3の態様は、第1または第2の態様において、前記配線基板の一面側に固着される電子部品素子は、前記配線基板と導電性ペーストからなる接着剤により固着されていることを特徴とする。

【 0 0 1 2 】

また、上記の本発明の課題を達成する本発明の表面実装型の電子部品モジュールの第4の態様は、一面側に配線パターンが、他の面側に外部接続端子が形成され、前記配線パターンと前記外部接続端子とがビアホール若しくはスルーホールにより接続されている配線基板と、前記配線基板の一面側に搭載された、無線周波数の送受信信号を切り替えるスイッチと前記スイッチの切替えを制御するデコーダ回路をそれぞれ構成する半導体チップと、前記スイッチに接続される弾性表面波フィルタと、前記半導体チップ及び弾性表面波フィルタを覆う前記配線基板上に形成された外装樹脂層とを有し、前記半導体チップ及び弾性表面波フィルタの少なくとも一方が、フェースアップの状態の前記配線基板の一面側に固着され、前記フェースアップの状態に固着されている半導体チップ及び弾性表面波フィルタの少なくとも一方の接続端子と前記配線パターンもしくは、他方の接続端子とがワイヤボンディングにより接続されている。

【 0 0 1 3 】

上記の本発明の課題を達成する本発明の表面実装型の電子部品モジュールの第5の態様は、第4の態様において、前記ワイヤにより接続される接続端子は、信号端子であって、前記ワイヤが回路要素として所定のインダクタンスを有することを特徴とする。

【 0 0 1 4 】

上記の本発明の課題を達成する本発明の表面実装型の電子部品モジュールの第 6 の態様は、第 5 の態様において、前記配線基板の一面側に固着される半導体チップ及び弾性表面波フィルタの少なくとも一方は、前記配線基板と導電性ペーストからなる接着剤により固着されていることを特徴とする。

【 0 0 1 5 】

上記の本発明の課題を達成する本発明の表面実装型の電子部品モジュールの製造方法は、一方の面に配線パターンが形成され他の面に外部接続用端子が形成されビアホールまたはスルーホールにより一方の面の前記配線パターンと他の面の前記外部接続用端子とが接続された配線基板を準備する工程と、接続用端子が少なくとも同一面上にある半導体チップを準備する工程と、接続用端子が少なくとも同一面上にあり、かつトランスデューサ形成部直上に存在する空隙部が閉空間を成している弾性表面波フィルタを準備する工程と、前記配線基板の配線パターン面に前記半導体チップおよび弾性表面波フィルタの両方もしくは少なくとも一方を接続端子が配線基板の配線パターン面と対向しないように固着する工程と、

前記半導体チップの接続用端子と配線基板の配線パターン、前記弾性表面波フィルタの接続用端子と配線基板の配線パターン、前記半導体チップの接続用端子と前記弾性表面波フィルタの接続用端子、のうちの少なくとも一箇所以上をワイヤ接続する工程と、前記配線基板に固着された半導体チップと弾性表面波フィルタを覆うように外装樹脂を被覆する工程とを含むことを特徴とする。

【 0 0 1 6 】

本発明の特徴は、以下に図面に従い説明される発明の実施の形態例から更に分らくなる。

【 0 0 1 7 】

【発明の実施の形態】

以下に、図面に従い本発明の実施の形態例を説明する。

（第 1 の実施例）

図 1 は、本発明の表面実装型電子部品モジュールの第 1 の実施例に係る断面模式図である。また、図 2 は、かかる表面実装型電子部品モジュールの製造過程を説明する図である。なお、他の実施例構造においても、図 2 と同様の製造過程で

作成されるので、図 1 の第 1 の実施例の説明においてのみ、以下に図 2 を参照して説明する。

【 0 0 1 8 】

図 2 において、厚さ 0.2mm のビスマレイミドトリアジン樹脂（B T レジン）に銅箔を両面に付与した基板を用意し、一方の面に必要なパターンをエッチングで形成し導体部にニッケルめっきと金めっきを施すことによって配線パターン 2 を形成した。続いて、もう一方の面に外部接続用端子 3 を形成して（図 2 a）、配線基板 1 とした。そして、配線パターン 2 と外部接続用端子 3 を配線基板 1 に形成したビアホール（図示せず）により電氣的に接続した。

【 0 0 1 9 】

一方、電子部品素子として半導体チップ 4 と弾性表面波素子 7 を準備した（図 2 b）。半導体チップ 4 には、高周波スイッチ、または、データデコーダ等の機能をあらかじめ半導体プロセスにより付与する。また、半導体チップ 4 の一平坦面には、図 3 に示すように、外部と接続するための接続端子 6 を複数個設ける。この場合の接続端子 6 のパッドサイズは 100 μ m から 150 μ m 程度の正方形もしくは長方形であることが望ましい。

【 0 0 2 0 】

また、半導体チップ 4 は、Si だけでなく、GaAs をウェハ基板とする場合でもよい。また、半導体チップ 4 として、例えば、スイッチに機能を限定した GaAs 素子、デコーダに機能を限定した Si 素子のように、異なる種類の素子を複数個用意してもよい。

【 0 0 2 1 】

弾性表面波フィルタ 7 は、図 4 に示すように、弾性表面波フィルタ用のチップのトランスデューサが形成された面と同一面に接続用の導電性バンプ 9 を形成する。このバンプ 9 は、例えば Au バンプやはんだバンプ等である。

【 0 0 2 2 】

バンプ径は 40 ~ 100 μ m 程度が好ましい。セラミックパッケージのダイアタッチ面とは反対側の主面に外部接続用の接続端子 1 0 を形成し、ダイアタッチ面に必要な配線パターンを形成する。

【 0 0 2 3 】

弾性表面波フィルタ用のSAWチップ8を配線パターンが形成されたセラミックパッケージのダイアタッチ面にフリップチップボンディング接続し、チップの他の面を覆うように被覆樹脂11でチップを被覆する。更に必要により外囲器12が形成される。

【 0 0 2 4 】

このようにして得られた弾性表面波フィルタ7は、同一面上に外部接続用の接続端子10が形成される。また、この面とは反対側の面は少なくとも一部が樹脂で被覆されていることになる。接続用端子10の表面には、少なくとも $0.5\mu\text{m}$ 程度の金めっきが施されていることが望ましい。

【 0 0 2 5 】

図2に戻り、上記の配線パターン2と外部接続用端子3を形成した配線基板1上に、後に個別に切り出される約 $5\text{mm}\times 5\text{mm}$ の寸法ごとに図3、図4に示したような半導体チップ4と弾性表面波フィルタ7を配線パターン面と対向しないように固着した。(図2c)。

【 0 0 2 6 】

すなわち、接続用端子6, 10(図3, 4)をフェースアップの状態では配線基板1に固着する。この場合、接着剤13, 14としては、例えば、銀ペーストからなる導電性接着剤や、シリコン等の樹脂からなる絶縁性接着剤を使用する。接着剤13, 14は、導電性か絶縁性かが任意に選択できるが、半導体チップ4もしくは弾性表面波フィルタ7等が発熱するような条件下では、蓄熱を抑止し放熱性の効果を上げるために、銀ペーストのような導電性接着剤の使用がより好ましい。大電力信号の開閉を行う半導体スイッチ等がこの条件に該当する。

【 0 0 2 7 】

次に、配線基板1の配線パターン面に前記の弾性表面波フィルタ7を接続端子10が配線基板1の配線パターン面と対向しないように固着する。すなわち、接続用端子10をフェースアップの状態では配線基板1に固着する。この場合、配線基板1を固着する面は樹脂で被覆された面である。

【 0 0 2 8 】

また、この場合、接着剤 1 4 としては、例えば銀ペーストからなる導電性接着剤や、シリコン等の樹脂からなる絶縁性接着剤を使用する。この場合の接着剤 1 4 も、導電性か絶縁性かが任意に選択できるが、半導体チップや弾性表面波フィルタ等が発熱するような条件下では、放熱性の効果を上げるために、導電性接着剤の使用がより好ましい。

【 0 0 2 9 】

次に、半導体チップ 4 の接続用端子 6 と配線基板 1 の配線パターン 2、弾性表面波フィルタ 7 の接続用端子 1 0 と配線基板 1 の配線パターン 2、半導体チップ 4 の接続用端子 6 と弾性表面波フィルタ 7 の接続用端子 1 0、のうちの少なくとも一箇所以上をワイヤボンディングによりワイヤで接続する（図 2 d）。

【 0 0 3 0 】

この場合のワイヤ 1 5 は例えば直径 30 μ m 程度のアルミニウム線、または、金線を用いることができる。

【 0 0 3 1 】

さらに、配線基板 1 に固着された半導体チップ 4 と弾性表面波フィルタ 7 を覆うように封止樹脂 1 6 を被覆して外装樹脂層を形成した（図 2 e）。この場合の樹脂は、例えば、ポリアミド樹脂、エポキシ樹脂、ポリオレフィン樹脂のようなものを用いる。流動性が多少必要である。ワイヤ 1 5 に対して変形を与えないように、樹脂の選定と条件調整が必要であるが、通常の半導体素子のモールドに用いられる樹脂とその工程で十分封止できる。

【 0 0 3 2 】

すなわち、図 4 において説明したように、弾性表面波フィルタ 7 として、あらかじめ樹脂封止した部品を用いることによって、トランスデューサ部直上の空隙部を確保できるため、半導体チップ 4 及び弾性表面波フィルタ 7 を含めて封止樹脂 1 6 により樹脂モールドが可能となり、電子部品モジュールとして更に封止性能を上げることができる。

【 0 0 3 3 】

ここで、接続端子が配線基板 1 の配線パターン面と対向しないように固着される部品素子は、半導体チップ 4 と弾性表面波フィルタ 7 の両者、もしくは、これ

らのうちの少なくとも一方であればよい。いずれか一方の場合には、ワイヤボンディングによりワイヤで接続する接続用端子以外の他の接続用端子間は、例えばフリップチップボンディングにより接続することが可能である。

【 0 0 3 4 】

上記のように形成された後に、実施例として約 5 mm×5 mm の寸法でダイシングソーにより個別に切り出されて（図 2 f）、図 1 に示す個別の表面実装型電子部品モジュールが得られる。

【 0 0 3 5 】

上記のように作成される本発明に従う表面実装型電子部品モジュールは、特徴として薄型化・低背化を実現できる。例えば、配線基板 1 に 0.1 mm 厚みの樹脂基板を用い、半導体チップ 4 の厚みを 0.25 mm、弾性表面波フィルタ 7 の厚みを 0.6 mm としたとき、1.5 mm 厚みの表面実装型電子部品モジュールを得ることができる。

【 0 0 3 6 】

配線基板 1 に、従来の電子部品モジュールに使用されたセラミック基板ではなく、樹脂基板を使用できる。ワイヤボンディング接続は熱膨張収縮による配線への歪みをワイヤで吸収することができるため、接続信頼性に優れた電子部品モジュールを提供できる。

【 0 0 3 7 】

さらに、軽量化が可能である。すなわち、比重の大きいセラミックと比重の小さい樹脂の割合は、従来のセラミック基板に比べて樹脂封止部分の割合が大きいこと、軽量化が可能となる。また、実装面積を小さくできる。導電性バンプを介してのフリップチップ接続は、そのバンプ用のパッドが 100 μ m 平方程度は少なくとも必要であり、隣接するパッド間距離も 80 μ m 程度必要であり、180 μ m 程度のピッチとなってしまふ。このことは、半導体チップ 4 の寸法が大きくなり、より大きな実装面積が必要となってしまう、好ましくない。

【 0 0 3 8 】

これに対して、ワイヤボンディング接続の場合は、半導体チップ 4 においては 100 μ m 程度のピッチで接続可能であり、チップ自体を小型化でき、したがって全体の実装面積を小さくできる。

【 0 0 3 9 】

電子部品の性能向上が図れる。本来は、フリップチップ可能な弾性表面波フィルタ 7 や半導体チップ 4 を配線基板 1 に対してフェースアップで装着し、ワイヤ接続するために、必要なインダクタンス成分を確実に確保できる。すなわち、インダクタンスの値は、例えば配線基板 1 上での半導体チップ 4 や弾性表面波フィルタ 7 の位置（レイアウト）や外部接続用端子配置を適切に設定もしくは変更することにより、容易に設定できる。

【 0 0 4 0 】

さらに、特に信号端子間の接続をワイヤ接続することにより、回路のインピーダンス整合をより行い易くすることができる。

【 0 0 4 1 】

また、前記のワイヤ接続により、配線基板 1 に形成された配線パターン 2 と半導体チップ 4 や弾性表面波フィルタ 7 の接続端子との接続間距離において自由度を大きくすることができる。したがって、配線基板 1 における半導体チップ 4 や弾性表面波フィルタ 7 の配置レイアウトの設計が容易となる。

【 0 0 4 2 】

ここで、図 1 に示す表面実装型電子部品モジュールは、実施例として図 5 に示す無線周波数信号の送受信部に適用される。無線周波数信号の送受信部は、図示しない送信回路から供給される無線周波数の送信信号をアンテナ ANT を介して送出し、またアンテナ ANT により受信される無線周波数の受信信号を所定の通過周波数帯域を有するフィルタを通して図示しない受信回路に送る機能を有する。

【 0 0 4 3 】

かかる送受信部は、送信受信を切替える信号開閉スイッチと帯域通過フィルタ及び、前記信号開閉スイッチの送受信切替えを制御するデコーダを有して構成される。

【 0 0 4 4 】

そして、本発明の実施例として、前記半導体チップ 4 により信号開閉スイッチ及びデコーダを構成し、弾性表面波フィルタ 7 により帯域通過フィルタを構成す

る。

【 0 0 4 5 】

図 6, 7 は、図 5 の無線周波数信号の送受信部を図 2 に示した工程で作成した表面実装型電子部品モジュールの半導体チップ 4、弾性表面波フィルタ 7、配線パターン 2 及び接続端子 3 の配置を示す図であり、図 6 は弾性表面波フィルタ 7 と半導体チップ 4 を配線基板 1 に搭載しワイヤ 1 5 によりワイヤボンディング接続した場合の封止樹脂 1 6 による被覆前の模式図を示す。図 7 は、配線基板 1 の外部接続端子 3 を形成した面の模式図である。

【 0 0 4 6 】

図 6 に示す例では図 5 の無線周波数信号の送受信部をそれぞれ信号開閉スイッチ及びデコーダを構成する 2 個の半導体チップ 4 と、受信用帯域通過フィルタを構成する 2 個の弾性表面波フィルタ 7 が、それぞれ接続端子をフェースアップした状態で配線基板 1 に配置されている。

【 0 0 4 7 】

ここで、実施例として半導体チップ 4 の寸法は、信号開閉スイッチとして約 $1.4 \times 1.0 \times 0.25 \text{ mm}$ 、デコーダとして約 $1.5 \times 1.0 \times 0.25 \text{ mm}$ であり、弾性表面波フィルタ 7 の寸法は、 $2.0 \times 1.6 \times 0.6 \text{ mm}$ 、及び $2.5 \times 2.0 \times 0.6 \text{ mm}$ であった。

【 0 0 4 8 】

図 6 に示すように半導体チップ 4 及び弾性表面波フィルタ 7 の接続端子と配線パターン 2 はワイヤ 1 5 により接続されている。従って、半導体チップ 4 及び弾性表面波フィルタ 7 の配置レイアウトの制約が緩和できる。

【 0 0 4 9 】

さらに、配線基板 1 に固着された半導体チップ 4 と弾性表面波フィルタ 7 を覆うように樹脂 1 6 で被覆されている。この場合の樹脂は、例えば、ポリアミド樹脂、エポキシ樹脂、ポリオレフィン樹脂のようなものを用いることができる。流動性が多少必要である。ワイヤ 1 5 に対して変形を与えないように、樹脂 1 6 の選定と条件調整が必要であるが、通常の半導体のモールドに用いられる樹脂とその工程で十分封止できる。以上のようにして、約 $5 \times 5 \times 1.5 \text{ mm}$ の外形寸法の電子部品モジュールが得られた。

【 0 0 5 0 】

ここで、弾性表面波フィルタ 7 の帯域特性が一例として図 8 に示される。弾性表面波フィルタ 7 の帯域特性には、帯域内に特定周波数領域で減衰を示すリップルが存在している（図 8 a）。かかるリップルにより帯域特性が狭められることになる。これを解消するべく図 9 に示すように、弾性表面波フィルタ 7 の入力側若しくは出力側に適当なインダクタンス L を挿入することが行なわれる。

【 0 0 5 1 】

図 9 の例では、1 nH のインダクタンス L を入力側に挿入している。これにより、図 8 b に示すように、図 8 a において生じていたリップルがなくなっている。

【 0 0 5 2 】

図 4 に示した弾性表面波フィルタ 7 は、単品では本来フェースダウンで実装する部品であるが、図 1 の実施例では、部品をフェースアップで実装し端子間をワイヤボンディング接続している。このため、弾性表面波フィルタ 7 に要求されている気密性に対しても十分な特性を保持することができる。

【 0 0 5 3 】

同時に、アルミニウムワイヤ 1 5 によるインダクタンス成分は、1 mm あたり 1 nH が得られた。したがって、図 6 と同様に図 1 0 において、弾性表面波フィルタ 7 の入力端子とこれに接続される半導体チップ 4 の出力端子とを繋ぐ、○で示されるアルミニウムワイヤ 1 5 の長さを約 1 mm とすることによりリップルを解消するに必要なインダクタンスを確実に形成できる。

【 0 0 5 4 】

以上のようにして、約 5×5×1.5mm の外形寸法の 1 2 の信号端子を有する電子部品モジュールを得ることができた。

（第 2 の実施例）

図 1 1 は、本発明の表面実装型電子部品モジュールの第 2 の実施例に係る模式断面図である。図 1 の実施例と同様に、配線基板 1、半導体チップ 4、弾性表面

波フィルタ 7 を準備した。

【 0 0 5 5 】

次に、配線基板 1 の配線パターン面 2 に前記の半導体チップ 4 を接続端子 6 が配線基板 1 の配線パターン面 2 と対向しないように接着剤 1 3 を用いて固着した。すなわち、接続用端子 6 をフェースアップの状態 で配線基板 1 に固着した。この場合、接着剤 1 3 として銀ペーストからなる導電性接着剤を使用した。大電力信号の開閉を行う半導体スイッチ等の半導体チップ 4 もしくは弾性表面波フィルタ 7 等が発熱するような条件下では、蓄熱を抑止し放熱性の効果を上げるために、銀ペーストのような導電性接着剤の使用がより好ましい。

【 0 0 5 6 】

次に、配線基板 1 の配線パターン面 2 に前記弾性表面波フィルタ 7 を接続端子 1 0 が配線基板 1 の配線パターン面と対向するように固着した。すなわち、接続用端子 1 0 はフェースダウンの状態 で配線基板 1 上の配線パターン 2 のいずれかに固着されている。この場合、接着ははんだ（図示せず）を使用した。はんだに替えて、導電性接着剤でも同様の効果が得られる。

【 0 0 5 7 】

次に、半導体チップ 4 の接続用端子 6 と配線基板 1 の配線パターン 2 をワイヤボンディングにより接続した。この場合のワイヤ 1 5 は直径 3 0 μm のアルミニウム線を用いた。また、弾性表面波フィルタ 7 の接続用端子 1 0 と配線基板 1 の配線パターンは、はんだにより電氣的に接続した。

【 0 0 5 8 】

弾性表面波フィルタ 7 の接続用端子 1 0 に接続されている配線基板 1 の配線パターン 2 と、半導体チップ 4 の接続用端子 6 との間のワイヤが、先に説明した帯域内のリップルを解消するに必要なインダクタンスの値を与える。インダクタンスの値は、例えば配線基板 1 上での半導体チップ 4 や弾性表面波フィルタ 7 の位置（レイアウト）や配線パターン 2 の配置を適切に設定もしくは変更することにより、容易に設定できる。

【 0 0 5 9 】

さらに、配線基板 1 に固着された半導体チップ 4 と弾性表面波フィルタ 7 を覆

うようにエポキシ樹脂 1 6 を被覆した。この場合の樹脂は、例えば、ポリアミド樹脂、エポキシ樹脂、ポリオレフィン樹脂のようなものを用いることができる。流動性が多少必要である。ワイヤ 1 5 に対して変形を与えないように、樹脂 1 6 の選定と条件調整が必要であるが、通常の半導体のモールドに用いられる樹脂とその工程で十分封止できる。

【 0 0 6 0 】

以上のようにして、約 $5 \times 5 \times 1.5 \text{ mm}$ の外形寸法の信号 1 2 端子を有する電子部品モジュールを得ることができた。

(第 3 の実施例)

図 1 2 は、本発明の表面実装型電子部品モジュールの第 3 の実施例を示す模式断面図であり、弾性表面波フィルタ 7 側の接続にワイヤを用いたものである。

【 0 0 6 1 】

第 1、第 2 の実施例と同様に、配線基板 1、半導体チップ 4、弾性表面波フィルタ 7 を準備した。次に、配線基板 1 の配線パターン面 2 に前記の半導体チップ 4 を接続端子 6 が配線基板 1 の配線パターン面 2 と対向するように接着剤 1 3 を用いて固着した。すなわち、接続用端子 6 をフェースダウンの状態配線基板 1 に固着した。この場合、接続用端子 6 に、あらかじめ Au パンプ（図示せず）を形成しておき、配線基板 1 の配線パターン 2 の領域の一部にフリップチップ接続した。

【 0 0 6 2 】

次に、配線基板 1 の配線パターン面 2 に前記弾性表面波フィルタ 7 を接続端子 1 0 が配線基板 1 の配線パターン面と対向しないように固着した。すなわち、接続用端子 1 0 はフェースアップの状態配線基板 1 に固着されている。この場合、配線基板 1 を固着する面は樹脂 1 1 で被覆された面である。また、この場合、接着剤 1 4 として銀ペーストからなる導電性接着剤を使用した。この場合の接着剤 1 4 も、導電性か絶縁性かが任意に選択できるが、半導体チップ 4 や弾性表面波フィルタ 7 等が発熱するような条件下では、放熱性の効果を上げるために、導電性接着剤の使用がより好ましい。

【 0 0 6 3 】

次に、弾性表面波フィルタ 7 の接続用端子 1 0 と配線基板 1 の配線パターン 2 をワイヤボンディングにより接続した。この場合のワイヤ 1 5 も直径 3 0 μm のアルミニウム線を用いた。

【 0 0 6 4 】

また、半導体チップ 4 の接続用端子 6 と配線基板 1 の配線パターンは、Auバンブ（図示せず）を用いて電氣的に接続されている。

【 0 0 6 5 】

弾性表面波フィルタ 7 の接続用端子 1 0 と配線基板 1 の配線パターン 2 との間のワイヤ 1 5 が、必要なインダクタンスの値を与える。インダクタンスの値は、図 6 において説明したように、例えば配線基板 1 上での半導体チップ 4 や弾性表面波フィルタ 7 の位置（レイアウト）や配線パターン 2 の配置を適切に設定もしくは変更することにより、容易に設定できる。

【 0 0 6 6 】

さらに、配線基板 1 に固着された半導体チップ 4 と弾性表面波フィルタ 7 を覆うようにエポキシ樹脂 1 6 を被覆した。この場合の樹脂は、例えば、ポリアミド樹脂、エポキシ樹脂、ポリオレフィン樹脂のようなものを用いることができる。流動性が多少必要である。ワイヤ 1 5 に対して変形を与えないように、樹脂 1 6 の選定と条件調整が必要であるが、通常の半導体のモールドに用いられる樹脂とその工程で十分封止できる。

【 0 0 6 7 】

以上のようにして、約 5×5×1.5mm の外形寸法の信号 1 2 端子の電子部品モジュールを得ることができる。

（第 4 の実施例）

第 4 の実施例は、第 1 の実施例と同様に、半導体チップ 4 側の接続および弾性表面波フィルタ 7 側の接続の両者にワイヤボンディングを用いたものであるが、積層 LC フィルタ等の受動部品を更に搭載したものである。

【 0 0 6 8 】

図 1 3 は、第 4 の実施例の電子部品モジュールの回路ブロック図を示したものである。半導体スイッチである GaAs チップ 2 0 の送信入力側にローパスフィルタ

(LPF) 21, 22 を設けている。ローパスフィルタ 21, 22 はセラミックチップ積層品で構成され、例えば $1.6 \times 0.8 \times 0.6\text{mm}$ の 6 端子を有し、接続端子部分は AgPd (銀パラジウム) 合金である。

【 0 0 6 9 】

この場合のローパスフィルタ 21, 22 の接続端子部分と配線基板 1 の配線パターン 2 との接続は、はんだでも可能であるが、Al (アルミニウム) ワイヤによるワイヤボンディング接続としている。

【 0 0 7 0 】

このようにして、厚みが約 1.5mm のローパスフィルタ付表面実装型スイッチモジュールを得ることができる。

(第 5 の実施例)

第 5 の実施例は、第 4 の実施例と同様であるが、ローパスフィルタ 21, 22 として、セラミックチップ積層品の代わりに、配線基板に埋め込み内蔵したものをを用いたものである。配線基板としてビスマレイミドトリアジン樹脂を用い、厚さ 0.1mm の銅箔両面母材およびプリプレグからなる構成で、 $5 \times 5\text{mm}$ の配線基板中に、面積 $2 \times 4\text{mm}$ 、厚み約 0.5mm の 2 個のローパスフィルタ 21, 22 を内蔵した。この配線基板上に、半導体チップ、弾性表面波フィルタを搭載した。

【 0 0 7 1 】

この場合のローパスフィルタの接続端子部分と配線基板の配線パターンとの接続は、Al (アルミニウム) ワイヤによるワイヤボンディング接続とし、これにより回路のインピーダンス整合をはかっている。

【 0 0 7 2 】

さらに、樹脂にて封止を行い、厚みが約 1.4mm のローパスフィルタ付表面実装型スイッチモジュールを得ることができる。

(第 6 の実施例)

第 6 の実施例は、第 1 の実施例と同様に、半導体チップ 4 側の接続および弾性表面波フィルタ 7 側の接続の両者にワイヤボンディングを用いたものであるが、積層 LC フィルタ等の受動部品を更に搭載した別の形態例である。

【 0 0 7 3 】

図 1 4 は、この第 6 の実施例の電子部品モジュールの回路ブロック図を示したものである。信号開閉を行なう半導体スイッチである GaAs スイッチ 2 3, 2 4 のアンテナ ANT 側にダイプレクサ 2 5 を設けている。ダイプレクサ 2 5 は、例えばセラミックチップ積層ダイプレクサであり、 $2.0 \times 1.25 \times 0.95 \text{mm}$ の 8 端子で、接続端子部分は AgPd (銀パラジウム) 合金である。

【 0 0 7 4 】

この場合のダイプレクサ 2 5 と半導体チップ 2 3, 2 4 との接続、および配線基板 1 の配線パターン 2 との接続は、Al (アルミニウム) ワイヤによるワイヤボンディング接続としている。

【 0 0 7 5 】

このようにして、厚みが約 1.5mm のダイプレクサ付送受信回路部の表面実装型スイッチモジュールを得ることができる。

【 0 0 7 6 】

【発明の効果】

以上説明したように、本発明の表面実装型電子部品モジュールおよび製造方法によれば、必要なインダクタンス素子を備えた小型化、薄型化、低背化、軽量化を図った表面実装型電子部品モジュールとその製造方法を低コストで提供することができ、工業的価値は大である。

【図面の簡単な説明】

【図 1】

本発明の表面実装型電子部品モジュールの第 1 の実施例に係る断面模式図である。

【図 2】

表面実装型電子部品モジュールの製造過程を説明する図である。

【図 3】

半導体チップ 4 の断面模式図である。

【図 4】

弾性表面波フィルタの断面模式図である。

【図 5】

無線周波数信号の送受信部の回路ブロック図である。

【図 6】

弾性表面波フィルタ 7 と半導体チップ 4 を配線基板 1 に搭載しワイヤ 1 5 によりワイヤボンディング接続した場合の封止樹脂 1 6 による被覆前の模式図を示す。

【図 7】

配線基板 1 の外部接続端子 3 を形成した面の模式図である。

【図 8】

弾性表面波フィルタ 7 の帯域特性が一例を示す図である。

【図 9】

弾性表面波フィルタの帯域特性におけるリップルを解消する構成を示すブロック図である。

【図 1 0】

図 9 のブロック図を実現する図 6 におけるワイヤ接続を説明する図である。

【図 1 1】

本発明の表面実装型電子部品モジュールの第 2 の実施例に係る模式断面図である。

【図 1 2】

本発明の表面実装型電子部品モジュールの第 3 の実施例を示す模式断面図である。

【図 1 3】

第 4 の実施例の電子部品モジュールの回路ブロック図を示す図である。

【図 1 4】

本発明の表面実装型電子部品モジュールの第 6 の実施例に係る回路ブロック図である。

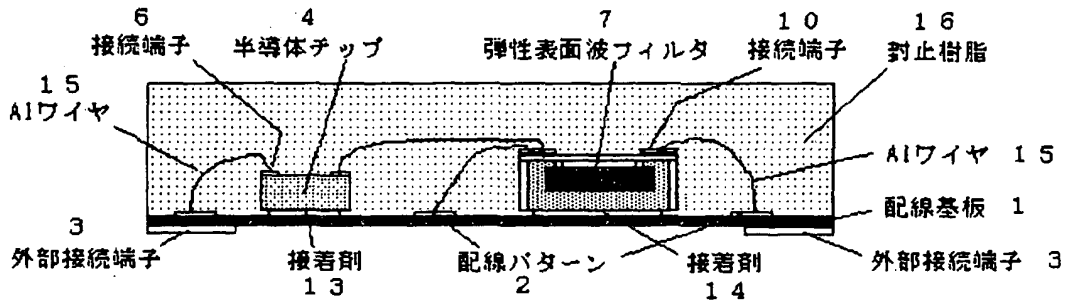
【符号の説明】

- 1 配線基板
- 2 配線パターン
- 3 外部接続端子

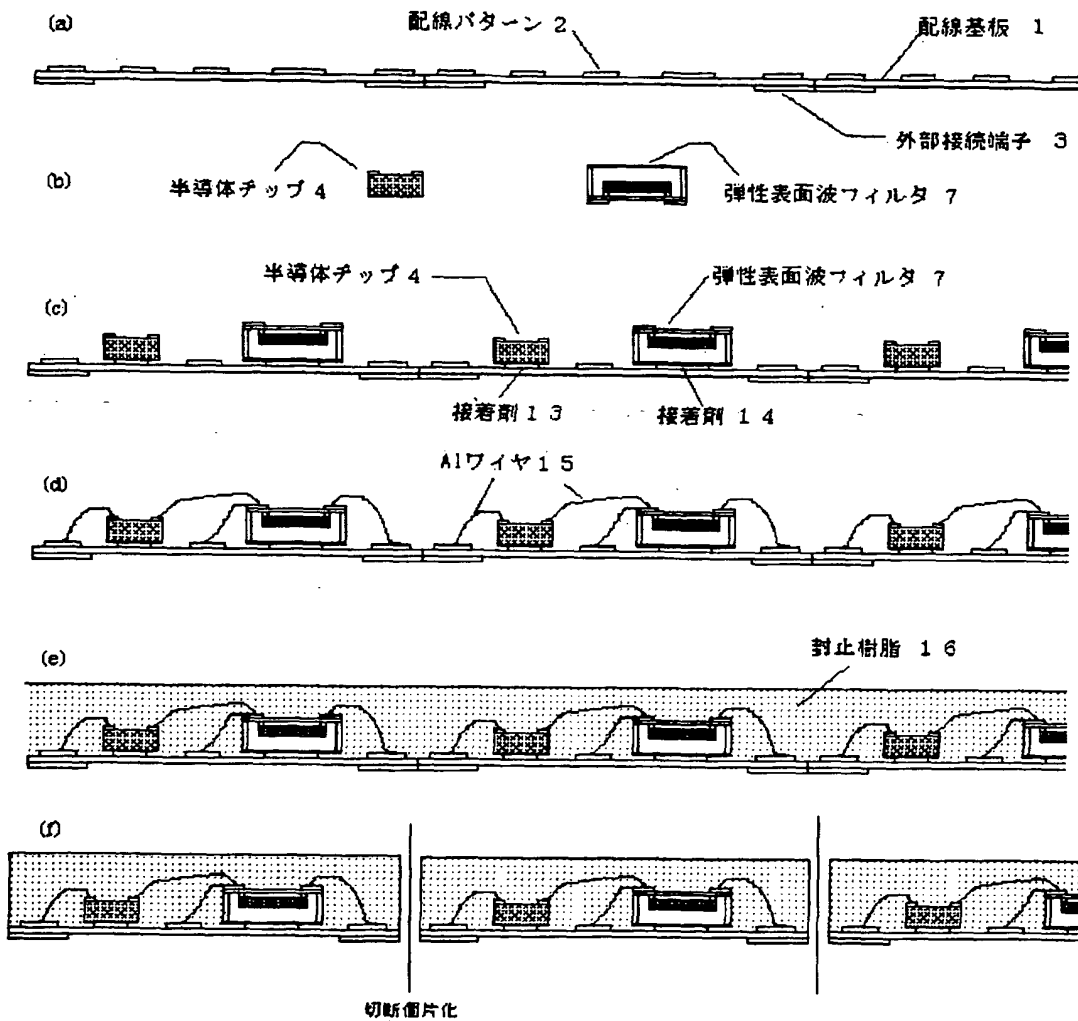
- 4 半導体チップ
- 5 チップ
- 6 接続端子
- 7 弾性表面波フィルタ
- 8 S A Wチップ
- 9 導電性バンプ
- 1 0 接続端子
- 1 1 被覆樹脂
- 1 2 外囲器
- 1 3 接着剤
- 1 4 接着剤
- 1 5 A l (アルミニウム) ワイヤ
- 1 6 封止樹脂
- 2 0 GaAsチップ
- 2 1 ローパスフィルタ
- 2 2 ローパスフィルタ
- 2 3 半導体チップ
- 2 4 半導体チップ
- 2 5 ダイプレクサ

【書類名】 図面

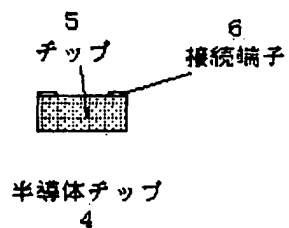
【図 1】



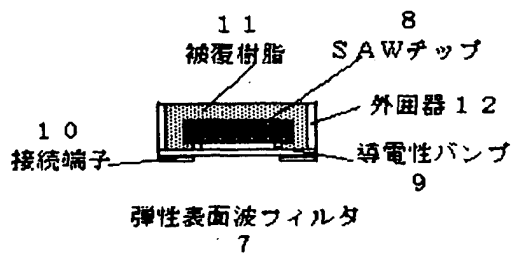
【図 2】



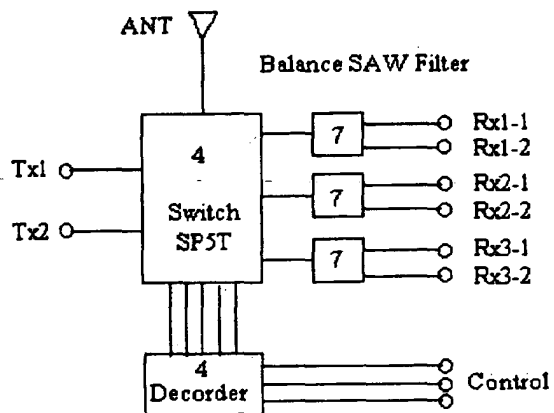
【図 3】



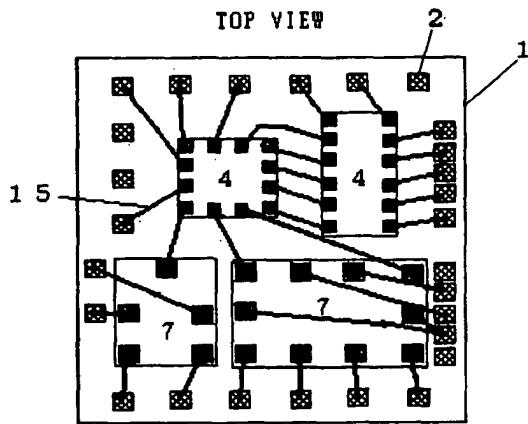
【図 4】



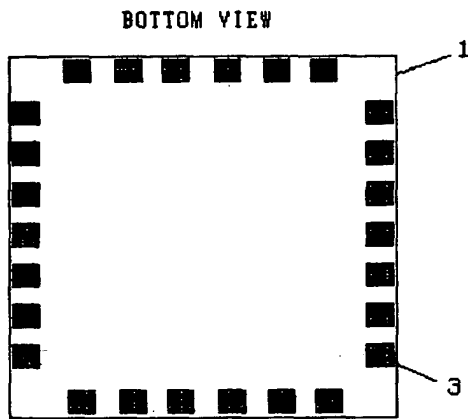
【図 5】



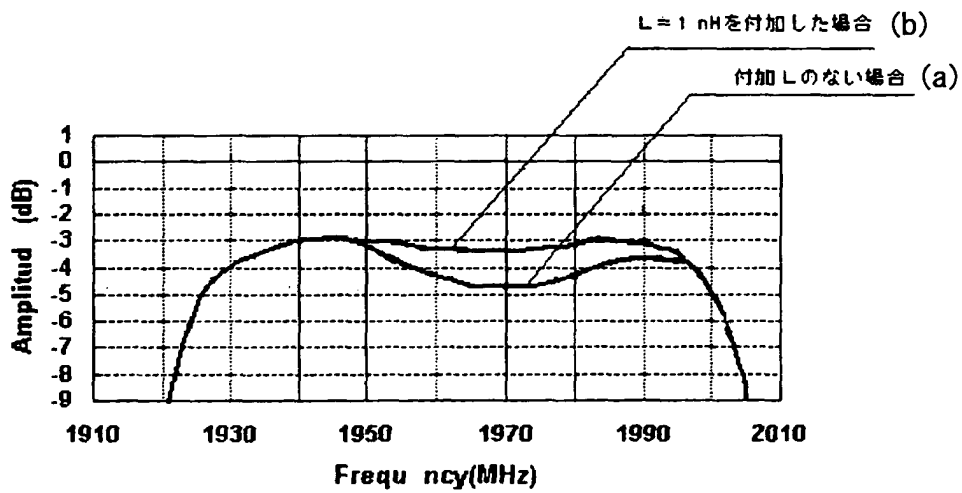
【図 6】



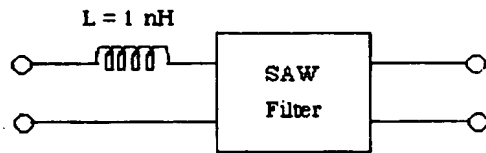
【図 7】



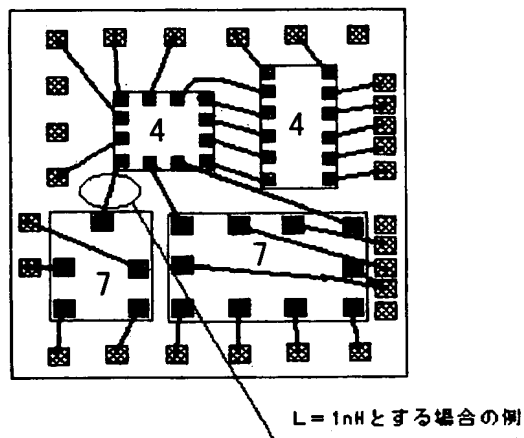
【図 8】



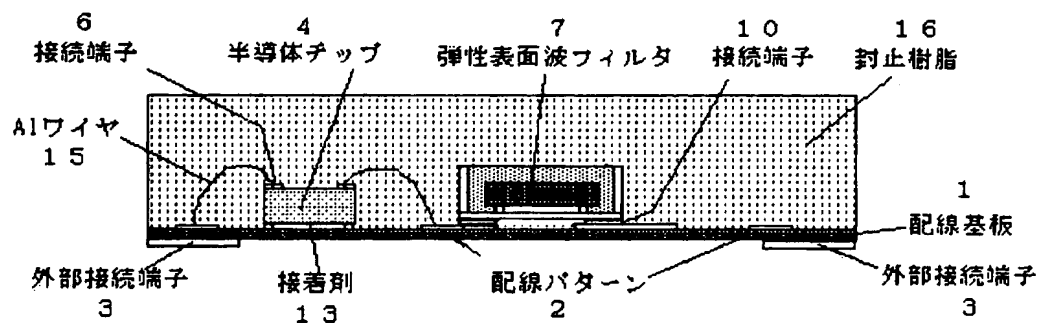
【図 9】



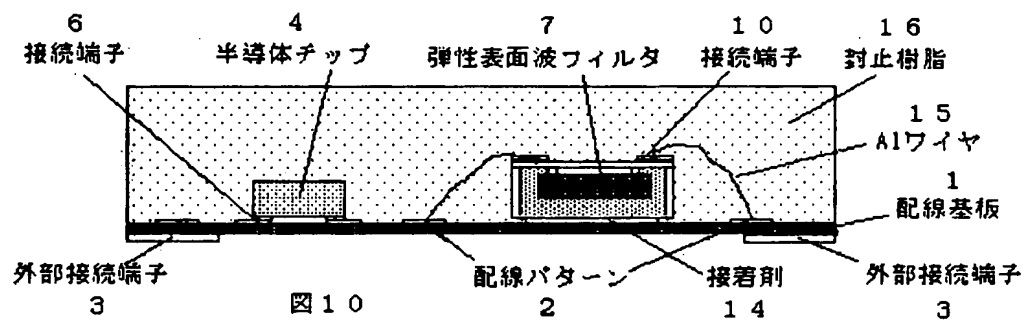
【図 10】



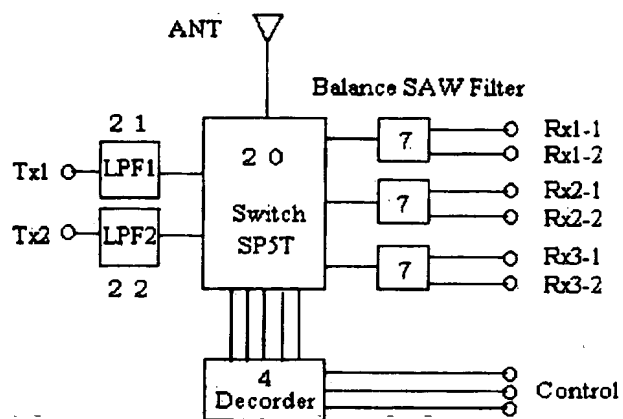
【図 11】



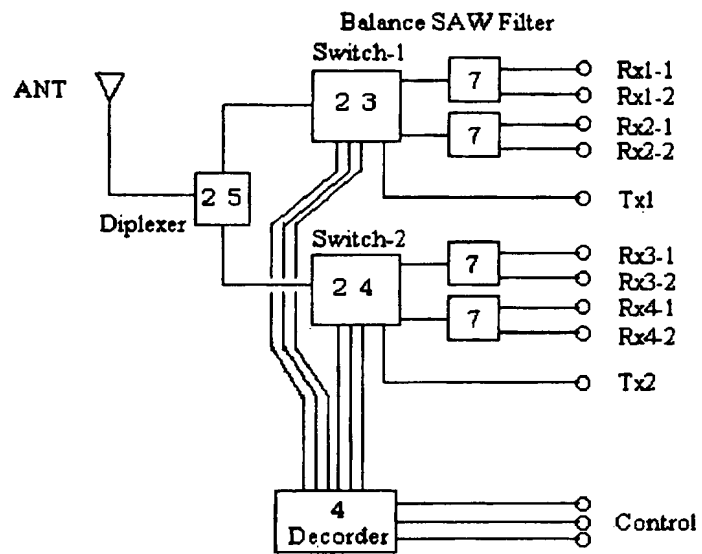
【图 1 2】



【图 13】



【図 1 4】



【書類名】 要約書

【要約】

【課題】必要なインダクタンス素子を備えた小型化、低背化、軽量化可能であり、且つ電子部品素子の配線基板上への搭載位置の自由度を高めた表面実装型の電子部品モジュールとその製造方法を提供する。

【解決手段】一面側に配線パターンが、他の面側に外部接続端子が形成され、前記配線パターンと前記外部接続端子とがビアホール若しくはスルーホールにより接続されている配線基板と、前記配線基板の一面側に搭載された複数の電子部品素子と、前記複数の電子部品素子を覆う前記配線基板上に形成された外装樹脂層とを有し、前記複数の電子部品素子の少なくとも一つが、フェースアップの状態の前記配線基板の一面側に固着され、前記フェースアップの状態に固着されている電子部品素子の接続端子と前記配線パターンもしくは、他の電子部品素子の接続端子とがワイヤにより接続されている。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [3 9 8 0 6 7 2 7 0]

- | | |
|----------|----------------------------|
| 1. 変更年月日 | 1 9 9 8 年 1 0 月 2 6 日 |
| [変更理由] | 新規登録 |
| 住 所 | 長野県須坂市大字小山 4 6 0 番地 |
| 氏 名 | 富士通メディアデバイス株式会社 |
| 2. 変更年月日 | 2 0 0 2 年 1 0 月 2 8 日 |
| [変更理由] | 住所変更 |
| 住 所 | 神奈川県横浜市港北区新横浜二丁目 3 番地 1 2 |
| 氏 名 | 富士通メディアデバイス株式会社 |
| 3. 変更年月日 | 2 0 0 2 年 1 1 月 5 日 |
| [変更理由] | 住所変更 |
| 住 所 | 神奈川県横浜市港北区新横浜二丁目 3 番 1 2 号 |
| 氏 名 | 富士通メディアデバイス株式会社 |